⑩ 日本国特許庁 (JP)

①実用新案出願公開

⑩ 公開実用新案公報 (Ü)

昭57—43630

f) Int. Cl.³H 03 H 19/00 11/12 識別記号

庁内整理番号 8124-5 J . 7439-5 J ❸公開 昭和57年(1982) 3 月10日

審査請求 未請求

(全 5 頁)

匈スイツチトキヤパシタ回路

②)実

顏 昭55—119400

砂出

願 昭55(1980)8月25日

⑩考 案 者 城戸三安

日立市幸町3丁目1番1号株式 会社日立製作所日立研究所内

砂実用新案登録請求の範囲

スイツチとキャパシタにより等価的に各種のインピーダンスを実現できるスイツチトキャパシタを用いたアナログ回路において、回路内の2点間を結ぶ回路要素として、互に異なる位相で動作する複数個のスイツチと各スイツチに接続された、キャパシタとを備えることを特徴としたスイツチトキャパシタ回路。

図面の簡単な説明

第1図はスイッチトキャパシタの原理図、第2図はRCアクティブ2次パンドパスフィルタ構成図、第3図はLeep Frog形2次パンドパススイッチトキャパシタフィルタ構成図、第4図は従来のスイッチトキャパシタフィルタとクロックパルスとの関係図、第5図は従来のスイッチトキャパ

⑩考·案 者 工藤博之

日立市幸町3丁目1番1号株式 会社日立製作所日立研究所内

⑪出 願 人 株式会社日立製作所

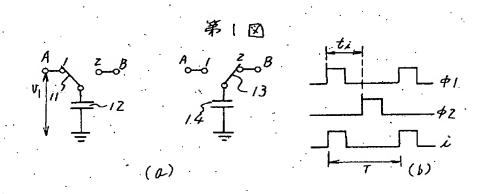
東京都千代田区丸の内1丁目5

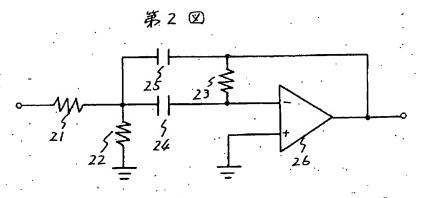
番1号

100代 理 人 弁理士 高橋明夫

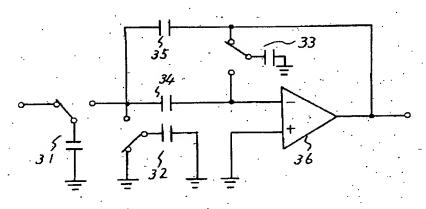
ンタフィルタの出力波形図、第6図は本案のスイツチトキャパシタの原理図、第7図は本案のスイツチトキャパシタフィルタ回路図、第8図は本案のスイツチトキャパシタフィルタ回路の出力波形図である。

11……スイツチS、12……キャパシタC、13……スイツチS、14……キャパシタC、21……抵抗R₁、22……抵抗R₂、23……抵抗R₃、24……キャパシタC₁、25……キャパシタC₂、26……演算増幅器、31……スイツチトキャパシタCr₁、32……スイツチトキャパシタCr₂、33……スイツチトキャパシタCr₃、34……キャパシタC₁、35……キャパシタC₂、36……演算増幅器。

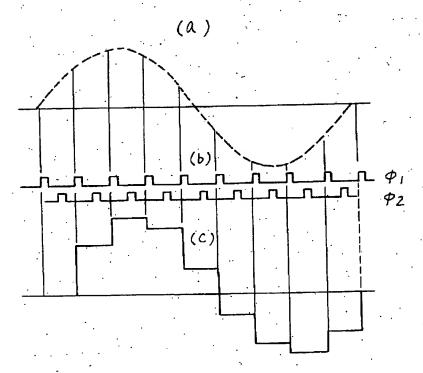


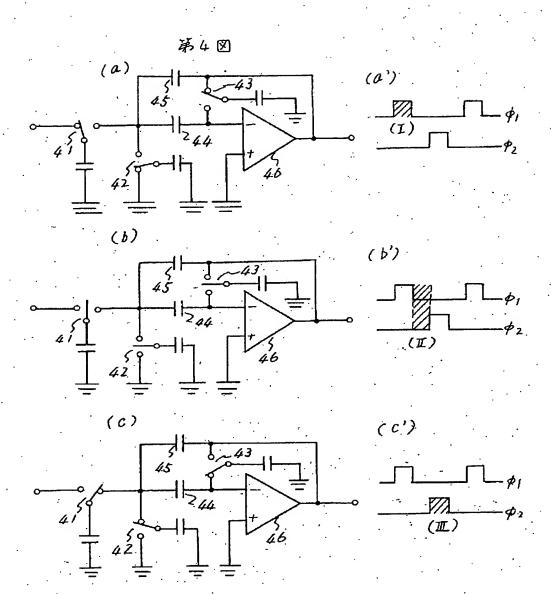


第3四

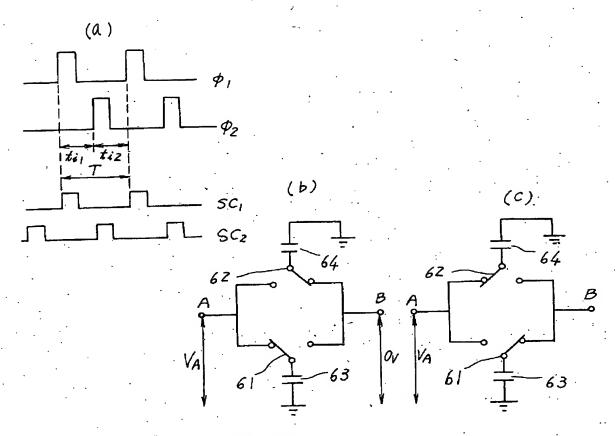








第 6 回



第8四

